**桂林航天工业学院学生实验报告**

**实验三**

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 课程名称 | 计算机组成与结构 | | | 实验名称 | | 数据通路实验（2学时） | | |
| 开课教学单位及实验室 | | | | 计算机科学与工程学院 | | 实验日期 | 2024.11.12 | |
| 学生姓名 | | 廉振威 | 学号 | | 2023070030615 | 专业班级 | | 软件工程6班 |
| 指导教师 | | | | 张亚红 | | 实验成绩 |  | |
| 实验目的 | | | | 1. **进一步熟悉运算器和存储器的原理和使用** 2. **掌握数据通路中控制信号的作用** 3. **掌握数据通路中数据流动的路径** | | | | |
| 实验要求 | | | | 1. **做好预习，复习数据通路的相关概念，特别是存储器读写的数据通路的控制信号，理解实验原理图** 2. **按步骤完成实验，按要求作好记录** 3. **完成实验报告** | | | | |
| 一、实验电路   * 功能器件  |  |  |  | | --- | --- | --- | | BUS | 总线 |  | |  | | | | RAM6116 | 2Kx8存储器 |  | | 74LS181 | 4位运算器 |  | | 74LS245 | 8位三态门 |  | | 74LS273 | 8位锁存器 |  | | ANDgate | 与门 |  | | NANDgate | 与非门 |  | | Switch | 开关 |  | | Led | 指示灯 |  | | SinglePulse | 单脉冲发生器 |  |   实验3图1 数据通路实验原理图    图2 数据通路实验电路图  二、实验原理  单总线结构：本实验采用的单总线结构，数据开关可以向总线输出数据，DR1/DR2可以从总线输入待运算数据，ALU的计算结果，经ALU-BUS向总线输出数据，AR从总线输入数据，RAM的数据输入输出端口则可与总线双向传输数据，具体的数据流动路径如下：   1. 数据运算。待运算数据经数据开关输入到总线，再由DR1/DR2锁存，在S3~S0，M，Cn的控制下，ALU进行指定的运算，运算结果在ALU-BUS打开的情况下输出到总线； 2. 读取存储器。待读取地址经数据开关输入到总线，再由AR锁存。RAM片选信号使能，数据即从RAM的I/O端口读出，输送到总线中； 3. 写入存储器。待读取地址经数据开关输入到总线，再由AR锁存。待写入数据锁存至DR1中，控制ALU，使之输出DR1的值，打开ALU-BUS使之输出到总线，之后打开片选信号和WE，将数据写入RAM.   **三、实验设备**   1. TEC-5G计算机组成实验系统1台 2. 逻辑测试笔一支（在实验台上） 3. 双踪示波器一台（公用） 4. 万用表一只（公用）   **四、实验任务**  按地址存储数据，并逐一将存储的数据读出   |  |  | | --- | --- | | 地址 | 数据 | | 20H | 75H | | 21H | 28H | | 22H | 89H | | 23H | 32H |   **五、实验步骤和实验结果**   1. 连接电路，按照原理图将器件放置和连接好 2. 预置电路，令各器件处理准备工作的状态    1. 寄存器预置：MR=1 LDDR1=0 LDDR2=0 LDAR=0    2. 总线输入部件预置：-CE=1 -SW-BUS=1 ALU-BUS=1    3. 运算器状态预置Cn=1 3. 打开电源开关   *此处请贴电路连接图*  *屏幕截图 2024-11-05 155207*   1. 初始化寄存器DR1，DR2    1. 00H送入总线：将SW7~SW0置为00000000，打开=0    2. 00H锁存至DR1，DR2：LDDR1=1，发出脉冲P1，LDDR2=1，发出脉冲P2    3. 开关复位：LDDR=0 LDDR2=0 =1 2. 写入数据，以将数据75H，28H分别写入20H，21H为例    1. 75H写入DR1，28H写入DR2：将SW7~SW0置为01110101，打开三态门=0，数据送入总线，观察总线指示灯D7~D0；LDDR1=1，发出脉冲P1，数据存入DR1，双击DR1，察看锁存内容[图1]；复位LDDR1=0，=1。如法炮制，将28H写入DR2；   *此处请贴[图1]*  *屏幕截图 2024-11-05 155824*   * 1. 地址锁存：将SW7～SW0置为00100000，打开三态门=0，地址送入总线，观察总线指示灯D7~D0；LDAR=1，发出脉冲P4，地址信号锁存入AR，观察地址指示灯[图2]；复位LDAR=0，=1   *此处请贴[图2]*  *屏幕截图 2024-11-05 160154*   * 1. DR1内容写入RAM：设置运算器工作模式(S3~S0,M,Cn)=000001，打开运算器输出equation021=0，观察总线指示灯D7~D0，此时应显示DR1存储数据75H[图3]；打开片选信号=0，打开写使能信号WE=1，发出脉冲P3，关闭运算器输出equation021=1，观察总线指示灯D7~D0是否发生变化[图4]；复位WE=0，=1   *此处请贴[图3]、[图4]*  *屏幕截图 2024-11-05 164900*  *屏幕截图 2024-11-05 165056*   * 1. DR2内容写入RAM：参照(2)，将地址21H打入AR；设置运算器工作模式S3~S0,M,Cn=(101011)，打开运算器输出equation021=0，观察总线指示灯D7~D0，此时应显示DR2存储数据28H[图5]；打开片选信号=0，打开写使能信号WE=1，发出脉冲P3，关闭运算器输出equation021=1，观察总线指示灯D7~D0是否发生变化[图6]；复位WE=0，=1   *此处请贴[图5]、[图6]*  *屏幕截图 2024-11-05 165615*  *屏幕截图 2024-11-05 165056*   * 1. 参照以上步骤，继续将89H，32H分别存入DR1, DR2，再将DR1, DR2的内容写入到存储器22H, 23H中   *仿照[图3]-[图6]贴4张图*  *屏幕截图 2024-11-05 173838*  *屏幕截图 2024-11-05 174244*  *屏幕截图 2024-11-05 173619*  *屏幕截图 2024-11-05 165056*   1. 读出数据，以将地址20H的数据读出为例    1. 地址锁存：将SW7～SW0置为00100000，打开三态门=0，地址送入总线，观察总线指示灯D7~D0；LDAR=1，发出脉冲P4，地址信号锁存入AR，观察地址指示灯；复位LDAR=0，=1    2. 读出数据：打开片选信号=0，此时总线指示灯上应显示地址20H中存储的数据*[图7]*；复位=1   *此处请贴[图7]*  *屏幕截图 2024-11-05 173619*   * 1. 参照以上步骤，依次将地址20H, 21H, 22H, 23H中的数据读出   *余下3个地址中，任选1张贴图*  *屏幕截图 2024-11-05 172432*  六、思考题   1. 为何每次读/写完毕后，都要将信号复位，如果不复位，会发生什么问题？   数据错误、时序混乱和资源占用问题，计算机系统不能稳定运行。   1. 将运算器输出开关打开 =0之后，开启片选信号 =0之后，数据写入RAM之前，指示灯发生了什么变化，如何解释？   变化：指示灯亮起  解释：   * **运算器输出准备**：指示灯亮起可能表示运算器的输出数据已经稳定，可以传输到RAM。 * **片选确认**：开启片选信号后，指示灯的变化可能是片选确认的视觉反馈，表示RAM的特定区域已被激活，可以接收数据。 * **数据传输指示**：指示灯的变化也可能是在指示数据传输的状态，比如亮起可能表示数据正在传输或者即将传输。 | | | | | | | | |